

## RANGKAIAN DIGITAL ARITHMATIK PADA PRAKTIKUM ELEKTRO IV

<sup>1</sup>Sahrul Fadilah, <sup>2</sup>Niko Eka Maulana, <sup>3</sup>Faisal Hidayat, <sup>4</sup>Akbar Nursyamsi, <sup>5</sup>Wendy Supriatna

<sup>1</sup>Mahasiswa Teknik Elektro, Universitas Subang  
gmail: [sahrul030517@gmail.com](mailto:sahrul030517@gmail.com)

### Abstract

*An arithmetic digital circuit is a series of electronic or digital logic components designed to perform arithmetic operations such as addition, subtraction, multiplication, division, and other related operations on binary or decimal numbers. In this practicum, we will test the half adder, full adder, and adder and subtracter circuits. This practicum was carried out to prove the theory in the field.*

**Keywords:** Digital arithmetic circuits, half adder, full adder, adder and subtracter.

### Abstrak

Rangkaian digital aritmetika adalah serangkaian komponen elektronik atau logika digital yang dirancang untuk melakukan operasi aritmetika seperti penjumlahan, pengurangan, perkalian, pembagian, dan operasi terkait lainnya pada bilangan biner atau desimal. Pada praktikum kali ini, kita akan menguji rangkaian half adder, full adder, dan adder dan subtracrer. Dilakukannya praktikum ini untuk membuktikan teori dengan dilapangan.

**Kata Kunci:** Rangkaian digital aritmetika, half adder, full adder, adder dan subtracrer.

### PENDAHULUAN

Proses merancang suatu implementasi untuk memenuhi spesifikasi sistem dikenal sebagai desain. Sistem merupakan kumpulan komponen/elemen yang saling berkaitan untuk bekerja sama menuju suatu tujuan tertentu yang dimaksudkan oleh perancang sistem. Pada mata kuliah ini mahasiswa diharapkan mampu merancang dan mengimplementasikan rangkaian elektronika yang digunakan dalam proses pembelajaran maupun dalam kehidupan sehari-hari. Adapun beberapa materi yang akan di praktikan half adder, full adder, adder dan subtracrer.

#### 1. Half adder

Sirkuit setengah penambah (Half adder) adalah jenis rangkaian logika digital yang digunakan untuk menambahkan dua bit biner terpisah. Ini adalah blok dasar yang

digunakan dalam membangun rangkaian penambah yang lebih kompleks. Half Adder menerima dua input, yaitu bit pertama (A) dan bit kedua (B), dan menghasilkan dua output, yaitu hasil penjumlahan (S) dan carry (C). [1]

#### 2. Full adder

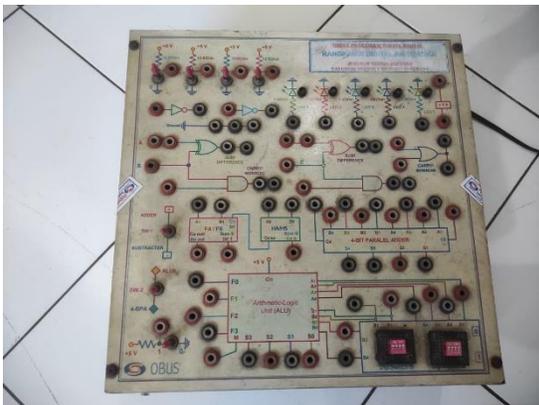
Full Adder adalah jenis rangkaian logika digital yang digunakan untuk menambahkan tiga bit biner tunggal. [2] Ini merupakan kelengkapan dari Half Adder, yang dapat menangani lebih dari satu digit dari bilangan biner. Full Adder memiliki tiga input: dua input (A dan B) mewakili bit-bit yang akan ditambahkan, dan satu input tambahan (Cin) yang merupakan carry dari penjumlahan bit sebelumnya. Full Adder menghasilkan dua output: hasil penjumlahan (S) dan carry out (Cout). [3]

### 3. Adder dan subtractor

Adder dan Subtractor adalah dua jenis rangkaian logika digital yang berfungsi untuk melakukan operasi aritmetika pada bilangan biner [4]. Meskipun keduanya berbeda dalam operasi yang dilakukan, keduanya biasanya digunakan bersama-sama dalam rangkaian penjumlahan dan pengurangan yang lebih kompleks. [5]

### METODE PENELITIAN

Untuk metode penelitian menggunakan metode praktikum. Untuk pengujian kita gunakan KIT praktikum seperti pada gambar 1. tiga kali dengan kit modul half adder, full adder, dan adder dan subtractor.



### HASIL DAN PEMBAHASAN

Pertama menggunakan rangkaian half adder diperoleh hasil:

DATA HALF ADDER				
INPUT		OUTPUT		
A	B	SUM	D	C
0	0	0	0	0
0	1	1	1	1
1	0	1	1	0
1	1	0	0	1

Tabel 1

Pada percobaan half adder data yang didapatkan sesuai dengan dengan yang apda pada table half adder yang ada di teori.

Setelah half adder selesai, praktikum dilanjutkan dengan rangkaian full adder. Metodenya sama seperti half adder Dimana sebagai rujukan itu sesuai dengan teori. Data yang didapatkan sebagai berikut:

DATA FULL ADDER				
INPUT			OUTPUT	
C	A	B	Sn-1	Cn
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	1
1	0	0	1	0
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Tabel 2

Berikutnya yaitu adder subtractor untuk rujukannya sesuai teori diperoleh:

Mandaan								Khasam				
Ba	Bb	Bc	Bi	Aa	Au	A2	A1	Co	Sa	S1	S2	Si
0	0	0	0	0	0	0	0	0	1	1	1	0
0	0	0	1	0	0	0	1	0	1	1	0	0
0	0	1	0	0	0	1	0	0	1	0	1	0
0	0	1	1	0	0	1	1	0	1	0	0	0
0	1	0	0	0	1	0	0	0	0	1	1	0
0	1	0	1	0	1	0	1	0	0	1	0	0
0	1	1	0	0	1	1	0	0	0	0	1	0
0	1	1	1	0	1	1	1	0	0	0	0	0
1	0	0	0	1	0	0	0	0	1	1	1	0
1	0	0	1	1	0	0	1	0	1	1	0	0
1	0	1	0	0	1	1	0	0	1	0	0	1
1	0	1	1	0	1	1	1	0	1	0	0	0
1	1	0	0	1	1	0	0	0	0	1	1	0
1	1	0	1	1	1	0	1	0	0	1	0	0
1	1	1	0	1	1	1	0	0	0	0	1	0
1	1	1	1	1	1	1	1	0	0	0	0	0

Tabel 3

### SIMPULAN DAN SARAN

Hasil pengujian terhadap rangkaian half adder, full adder, dan adder dan subtractor. Hasil percobaan menunjukkan bahwa data yang diperoleh sesuai dengan teori yang ada, membuktikan teori dalam kondisi praktis, sehingga dapat menguatkan pemahaman mengenai rangkaian digital aritmetika.

Dengan demikian, hasil percobaan ini berhasil memvalidasi teori yang diajarkan dalam konteks lapangan, memberikan pemahaman yang lebih mendalam tentang

fungsi dan aplikasi rangkaian digital aritmetika.

#### DAFTAR PUSTAKA

##### **Contoh Penulisan Daftar Pustaka :**

- [1] Jenet, B.L. (2006). A meta-analysis on online social behavior. *Journal of Internet Psychology*, 4. Accessed on November 16, 2006 from <http://www.Journalofinternetpsychology.com/archives/volume4/3924.html>. Article from a Database:
- [2] Carroll, J.P. (1966). A Some neglected relationships in reading and language. *Elementary English*, 43, 511-582.
- [3] Mano, M. Morris, and Charles R. Kime. "Digital Design: With an Introduction to the Verilog HDL." Pearson Education, 2017.
- [4] Floyd, Thomas L. "Digital Fundamentals." Pearson Education India, 2007.
- [5] Wakerly, John F. "Digital Design: Principles and Practices." Pearson Education India, 2014.